



JPW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: Bruno GHYSELEN et al.

Confirmation No.: 8095

Application No.: 10/615,259

Group Art Unit: 2818

Filing Date: July 9, 2003

Examiner: Thao P. Le

For: PROCESS FOR TRANSFERRING A LAYER
OF STRAINED SEMICONDUCTOR
MATERIAL

Attorney Docket No.: 4717-7500

SUBMISSION OF PRIORITY DOCUMENT

Mail Stop Issue Fee

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Sir:

Applicants have claimed priority under 35 U.S.C. § 119 of French patent application no. 02 08602 filed July 9, 2002. In support of this claim, a certified copy of said application is submitted herewith.

No fee or certification is believed to be due for this submission. Should any fees be required, however, please charge such fees to Winston & Strawn LLP Deposit Account No. 50-1814.

Respectfully submitted,

July 22, 2005

Date

Allan A. Fanucci

(Reg. No. 30,256)

WINSTON & STRAWN LLP

Customer No. 28765

212-294-3311

This Page Blank (uspto)



CERTIFIED COPY OF
PRIORITY DOCUMENT

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 23 MAI 2005

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint-Petersbourg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr

THIS PAGE BLANK (USPTO)

Réserve à l'INPI

REMISE DES PIÈCES

DATE

LIEU

N° D'ENREGISTREMENT

NATIONAL ATTRIBUÉ PAR L'INPI

DATE DE DÉPÔT ATTRIBUÉE

PAR L'INPI

9 JUL 2002

75 INPI PARIS

020 86 02

09 JUL 2002

Vos références pour ce dossier

(facultatif)

239829-D20249-OC

Confirmation d'un dépôt par télécopie

☐ N° attribué par l'INPI à la télécopie

2 NATURE DE LA DEMANDE

Cochez l'une des 4 cases suivantes

Demande de brevet

☒

Demande de certificat d'utilité

☐

Demande divisionnaire

☐

Demande de brevet initiale

N°

Date

ou demande de certificat d'utilité initiale

N°

Date

Transformation d'une demande de

brevet européen *Demande de brevet initiale*

☐

N°

Date

3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)

PROCEDE DE TRANSFERT D'UNE COUCHE DE MATERIAU SEMICONDUCTEUR CONTRAINT.

4 DÉCLARATION DE PRIORITÉ

OU REQUÊTE DU BÉNÉFICE DE

LA DATE DE DÉPÔT D'UNE

DEMANDE ANTÉRIEURE FRANÇAISE

Pays ou organisation

Date

N°

Pays ou organisation

Date

N°

Pays ou organisation

Date

N°

☐ S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»

5 DEMANDEUR (Cochez l'une des 2 cases)

☒ Personne morale

☐ Personne physique

Nom

ou dénomination sociale

Prénoms

Forme juridique

N° SIREN

Code APE-NAF

S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES

SOCIETE ANONYME

384711909

Domicile

Rue

ou

siège

Code postal et ville

Pays

Parc Technologique des Fontaines - Chemin des Franques, 38190 BERNIN

Nationalité

N° de téléphone (facultatif)

Adresse électronique (facultatif)

FRANCE

Française

N° de télécopie (facultatif)

☐ S'il y a plus d'un demandeur, cochez la case et utilisez l'imprimé «Suite»

BEST AVAILABLE COPY

REMISE DES PIÈCES DATE 9 JUIL 2002 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0208602 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI	DB 540 W. 010201
Vos références pour ce dossier : (facultatif)		239829 OC	
13 MANDATAIRE (facultatif) Nom Prénom Cabinet ou Société N° de pouvoir permanent et/ou de lien contractuel Adresse Rue Code postal et ville Pays N° de téléphone (facultatif) N° de télécopie (facultatif) Adresse électronique (facultatif)		Cabinet REGIMBEAU 20, rue de Chazelles 75847 PARIS CEDEX 17 01 44 29 35 00 01 44 29 35 99 info@regimbeau.fr	
14 INVENTEUR(S)		Les inventeurs sont nécessairement des personnes physiques	
Les demandeurs et les inventeurs sont les mêmes personnes		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non : Dans ce cas remplir le formulaire de Désignation d'inventeur(s)	
15 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> Établissement immédiat <input type="checkbox"/> Établissement différé	
Paiement échelonné de la redevance (en deux versements)		Uniquement pour les personnes physiques effectuant elles-mêmes leur propre dépôt <input type="checkbox"/> Oui <input type="checkbox"/> Non	
16 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Obtenue antérieurement à ce dépôt pour cette invention (joindre une copie de la décision d'admission à l'assistance gratuite ou indiquer sa référence) : AG	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
17 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire)		VISA DE LA PRÉFECTURE OU DE L'INPI C. CONTE	

La présente invention concerne le transfert d'une couche mince d'une plaquette donneuse vers un substrat récepteur, pour former des structures telle qu'une structure de semiconducteur sur isolant.

L'invention vise plus précisément à opérer ce transfert pour réaliser des
5 structures électroniques comprenant des couches contraintes.

On appelle ici « couche contrainte » toute couche d'un matériau semiconducteur dont la structure cristallographique est contrainte en traction ou en compression lors d'une croissance cristalline, telle qu'une épitaxie, obligeant au moins un paramètre de maille à être sensiblement différent du paramètre de
10 maille nominal de ce matériau.

A l'inverse, on appelle « couche relaxée » toute couche d'un matériau semiconducteur qui a une structure cristallographique non contrainte, c'est à dire qui présente un paramètre de maille sensiblement identique au paramètre de maille nominal du matériau de la couche.

15 L'invention vise à réaliser en particulier une structure « semiconducteur sur isolant », encore appelée SeOI (acronyme anglo-saxon de « Semiconductor On Insulator »).

Une telle contrainte exercée au sein d'un matériau semiconducteur peut en effet présenter des propriétés physiques et/ou électriques intéressantes à
20 exploiter.

Ainsi, par exemple, l'intérêt principal des couches de silicium contraint en tension (encore appelées couches de Si contraint) consiste principalement en ce qu'elles présentent une mobilité de porteurs de charges (tels que des trous et des électrons) plus importante que celle habituellement trouvée dans
25 des couches de Si relaxé.

Les couches de Si contraint peuvent à cet égard atteindre une mobilité des porteurs de charges 100% plus importante que celle présente au sein de couches de Si relaxé.

Pour réaliser de telles couches de Si contraint, il est connu de faire croître par épitaxie un film de silicium sur une base composée de silicium et de germanium.

5 Le germanium ayant un paramètre de maille à l'équilibre légèrement supérieur à celui du silicium à l'équilibre (supérieur d'une valeur sensiblement égale à 4%), la présence de germanium en quantité déterminée dans le silicium permet ainsi d'agrandir légèrement le paramètre de maille par rapport à une base uniquement constituée de silicium.

10 Cette base de silicium – germanium (encore appelée base de SiGe) va ainsi contraindre le film de Si épitaxié à rendre son paramètre de maille sensiblement identique au sien.

En pratique, un substrat en SiGe massif n'est pas disponible sur le marché, et la base de SiGe se compose alors généralement d'une tranche de Si monocristallin sur laquelle est réalisée une couche de SiGe relaxé par
15 l'intermédiaire d'une couche tampon.

On entend par « couche tampon » une couche intermédiaire entre deux structures cristallographiques à paramètres de mailles différents, présentant aux alentours d'une de ses faces un paramètre de maille sensiblement identique à celui de la première structure et aux alentours de son autre face un
20 paramètre de maille sensiblement identique à celui de la deuxième structure.

La couche tampon intercalée entre la tranche de Si et la couche de SiGe relaxé est généralement en SiGe, avec une proportion en quantité de germanium croissant progressivement en épaisseur de la tranche vers la couche relaxée.

25 Elle permet ainsi de :

- monter graduellement la teneur en germanium de la tranche vers la couche relaxée,
- confiner des défauts liés à la différence de paramètre de maille de sorte qu'ils soient enterrés,

– donner à une couche de SiGe relaxé suffisamment épaisse une stabilité vis à vis d'un film de Si épitaxié sur sa surface pour contraindre ce dernier à modifier son paramètre de maille sans influencer celui de la couche de SiGe relaxé.

5 Pour toutes ces raisons, la couche tampon doit être suffisamment épaisse, d'une valeur typique comprise entre un et trois microns.

Ce type de plaquette est utilisé, dans le domaine d'application de la présente invention, comme donneuse dans le sens où on y prélève au moins une couche de matériau pour la transférer sur un substrat récepteur.

10 Ce transfert comprend généralement une première étape de collage de la plaquette donneuse sur le substrat récepteur.

Une deuxième étape consiste à ne garder de la plaquette donneuse collée qu'au moins une couche mince adjacente au collage, en retirant les parties superflues de la plaquette donneuse.

15 Plusieurs procédés et techniques de transfert de couches de semiconducteur tel que du Si ou du SiGe ont ainsi été proposés, la plaquette donneuse comprenant successivement une tranche support en silicium monocristallin et une épaisseur de SiGe.

Zhi-Yuan Cheng et coll. du Massachusetts Institute of Technology
20 présentent dans un document intitulé « SiGe-On-Insulator (SGOI) : Substrate Preparation and MOSFET Fabrication for Electron Mobility Evaluation » (2001 IEEE International SOI Conference, 10/01) deux techniques de transfert de couches connues appliquées à ladite plaquette donneuse comprenant une couche tampon de SiGe :

25 – La première technique de transfert de couches est appelée « etch-back » : elle consiste à retirer de manière mécano-chimique la tranche de Si monocristallin et la couche tampon de SiGe après collage de la plaquette donneuse avec le substrat récepteur.

On utilise notamment une gravure dite « sélective » pour enlever la couche tampon, car elle a la faculté de s'attaquer au SiGe contraint de la couche tampon plus facilement qu'au SiGe relaxé de la couche superficielle. La couche de SiGe relaxé se comporte alors comme une « couche d'arrêt » de la gravure, puisque la gravure s'arrête au moins partiellement à son niveau.

Une épitaxie d'un film de Si contraint sur la couche de SiGe relaxé est alors finalement mise en œuvre pour réaliser une structure Si contraint sur SiGe.

Dans cette structure finale, une couche de matériau relaxé (ici, la couche de SiGe) est interposée entre la couche de matériau contraint (ici, le film de Si) et l'oxyde, ce qui peut atténuer sensiblement les performances techniques que l'on attend de la combinaison Si/SiGe, et notamment ses performances électriques.

Ainsi, par exemple, la couche de SiGe peut avoir tendance à augmenter les capacités de circuit, et donc à réduire les vitesses de commutation des composants électroniques à réaliser ou réalisés dans la partie active Si/SiGe.

La fabrication des composants électroniques dans la partie active d'une telle structure comprenant cette combinaison à deux couches sur isolant risque de plus d'être complexe à mettre en œuvre, notamment par la création d'isolations latérales dans la combinaison sur isolant.

Ce procédé limite en outre l'application à la réalisation d'une structure Si/SiGe sur isolant et ne fournit pas de solution à la réalisation, par exemple, d'une structure Si contraint sur isolant.

D'autres techniques et procédés etch-back sont notamment proposés dans le document US 5013681, dans lequel on transfère notamment une couche de Si non contraint.

– La deuxième technique de transfert de couches relatée dans le document de Zhi-Yuan Cheng et coll. est basée sur la technologie « Smart-cut® » de la Demanderesse connue de l'homme du métier, et dont on pourra

trouver des descriptions dans un certain nombre d'ouvrages traitant de techniques de réduction de plaquettes : elle consiste à implanter avant collage des espèces dans la couche de SiGe relaxé de sorte à y créer une zone de fragilisation, au niveau de laquelle on coupe après collage la plaquette
5 donneuse.

On obtient alors d'une part une plaquette donneuse, amputée d'une partie de la couche de SiGe relaxé, et d'autre part une structure comprenant une fine couche de SiGe relaxé prélevée et le substrat récepteur collés ensemble.

10 La technique Smart-cut[®] est avantageuse en ce qu'elle donne la possibilité de recycler la plaquette donneuse au lieu de la sacrifier, contrairement à la technique etch-back.

D'autres procédés ont été proposés utilisant à la fois les deux techniques.

15 Le document US 5882987 et le document de K.D. Hobart et coll. du Naval Research Laboratory de Washington (« On scaling the thin film Si thickness of SOI substrates ») divulguent ainsi un procédé général de réalisation de structures SeOI à partir d'une plaquette donneuse comprenant successivement une tranche de base de Si monocristallin, une couche de SiGe,
20 un film de Si épitaxié collé à un substrat support oxydé.

La technique Smart-cut[®] est mise en œuvre en créant avant collage une zone de fragilisation dans la tranche de Si et en provoquant après collage un détachement dans la plaquette donneuse au niveau de cette zone.

On obtient ainsi un prélèvement d'une structure constituée
25 successivement d'une partie de la tranche de Si, de la couche de SiGe et du film de Si épitaxié, l'ensemble étant collé au substrat récepteur oxydé.

Deux gravures sélectives successives sont alors mises en œuvre sur la structure pour retirer d'abord la partie de la tranche de Si restante avec une solution de gravure telle que la couche de SiGe forme une couche d'arrêt, et

ensuite pour retirer la couche de SiGe avec une solution de gravure telle que le film de Si forme une couche d'arrêt.

La structure obtenue au final est une structure SeOI avec une couche de Si superficielle.

5 L'objectif principal de ce procédé est de réaliser une structure SeOI avec une couche de silicium à la fois très mince et très uniforme en épaisseur, en utilisant un procédé pouvant éviter une étape de finition qui serait plutôt préjudiciable à la qualité de la couche de silicium.

10 L'objectif principal de ce procédé n'est en revanche pas de réaliser une structure SeOI avec une couche de silicium contraint.

La couche de SiGe utilisée pour réaliser la structure SeOI lors de la mise en œuvre de ce procédé a d'ailleurs une épaisseur typique comprise entre 0,01 et 0,2 micron, épaisseur insuffisante, comme on l'a vu plus haut, pour prétendre jouer le rôle d'une couche tampon entre la tranche de Si et une
15 potentielle couche de SiGe relaxé.

Le silicium du film épitaxié sur la couche de SiGe et constituant la couche de Si de la structure SeOI finale ne semble donc pas ou peu contraint, et ne satisfait donc pas au but principal de l'invention qui fait l'objet du présent document, exposé plus haut, concernant la réalisation d'une structure
20 comprenant une couche de Si contraint, afin de profiter de ses intéressantes propriétés électriques, notamment dans des structures SeOI.

On pourrait éventuellement envisager de mettre en œuvre ce procédé avec une couche de SiGe assez épaisse pour contenir à la fois une couche tampon et une couche de SiGe superficielle relaxée.

25 Mais les instruments d'implantation d'espèces étant limités le plus souvent à environ 200 keV, les profondeurs maximum d'implantation associées correspondraient sensiblement à l'épaisseur minimum d'une couche tampon fiable, soit de un à deux microns, ce qui n'est pas suffisant pour implanter dans la tranche de Si.

Dans le cas d'une utilisation d'instruments d'implantation plus puissants, l'infrastructure de matériel serait trop lourde et les coûts d'utilisation trop élevés dans l'état de la technique actuel.

Ce type de procédé ne semble donc pas convenir à la réalisation d'une
5 structure comprenant une couche de Si contraint.

Le document IBM de L.J. Huang et coll. (« SiGe-On-Insulator prepared by wafer bonding and layer transfer for high-performance field-effect transistors », Applied Physics Letters, 26/02/2001, vol.78, n°9) divulgue notamment un procédé de réalisation d'une structure Si/SGOI avec du silicium
10 contraint, en partant d'une plaquette donneuse comprenant successivement une tranche support de Si monocristallin, une couche tampon de SiGe et une couche de SiGe relaxé.

Le procédé employé consiste à mettre en œuvre la technique Smart-cut® au niveau de la couche de SiGe relaxé, permettant ainsi, après collage
15 avec un substrat récepteur oxydé et après la coupe au niveau de la zone de fragilisation précédemment créée, de réaliser une structure SGOI avec du SiGe relaxé.

Une épitaxie d'un film de Si contraint sur la couche de SiGe relaxé est alors finalement mise en œuvre pour réaliser une structure Si/SGOI.

20 Dans cette structure finale, une couche de matériau relaxé (i.e. la couche de SiGe) est sous-jacente à la couche de matériau contraint (i.e. le film de Si), ce qui peut être préjudiciable aux performances notamment électroniques que l'on attend ici de la couche de matériau contraint, comme on l'a déjà vu plus haut.

25 Ce procédé limite en outre l'application à la réalisation d'une telle structure Si/SiGe sur isolant et ne fournit pas de solution à la réalisation, par exemple, d'une structure Si contraint sur isolant.

Le document WO 01/99169 propose, quant à lui, des procédés permettant de réaliser, à partir d'une plaquette constituée successivement d'un
30 substrat en Si, d'une couche tampon en SiGe, d'une couche de SiGe relaxé, et

éventuellement d'une couche de Si ou de SiGe contraint, une structure finale avec la couche de SiGe relaxé sur l'éventuelle autre couche de Si ou de SiGe contraint.

5 La technique employée pour réaliser une telle structure met en œuvre, après collage de la plaquette avec un substrat récepteur, un enlèvement de la matière de la plaquette que l'on ne souhaite pas conserver par gravure sélective du substrat en Si et de la couche tampon en SiGe.

10 S'il s'avère que cette technique permet d'atteindre des épaisseurs de couche particulièrement minces et homogènes en épaisseur, elle entraîne en revanche une destruction du substrat en Si et de la couche tampon en SiGe par gravure chimique.

Ces procédés ne donnent donc pas la possibilité de réutiliser une partie de la plaquette, et notamment au moins une partie de la couche tampon, pour un nouveau transfert de couches.

15 D'autre part, ce procédé ne présente pas de solution à la réalisation d'une simple structure silicium contraint sur isolant.

Pour éviter ces inconvénients et les autres désavantages relatés plus haut, ainsi que d'autres, la présente invention propose selon un premier aspect un procédé de réalisation d'une structure électronique comprenant une couche 20 mince de matériau semiconducteur contraint à partir d'une plaquette donneuse comprenant une couche d'adaptation de paramètre de maille ayant une couche supérieure en matériau semiconducteur ayant un premier paramètre de maille, caractérisé en ce qu'il comprend les étapes suivantes :

(a) croissance sur la couche supérieure de la couche d'adaptation d'un film 25 en matériau semiconducteur ayant un second paramètre de maille nominal sensiblement différent du premier paramètre de maille, avec une épaisseur suffisamment faible pour garder le premier paramètre de maille de la couche supérieure de la couche d'adaptation sous-jacente et être ainsi contraint,

(b) formation d'une zone de fragilisation dans la plaquette du côté de la couche d'adaptation par rapport au film,

(c) collage d'un substrat récepteur avec la plaquette donneuse du côté du film,

- 5 (d) enlèvement d'au moins une partie de la plaquette donneuse du côté de la couche d'adaptation par rapport au film comprenant un apport d'énergie au niveau de la zone de fragilisation pour détacher de la plaquette une structure comprenant la couche relaxée.

D'autres aspects préférés du procédé selon l'invention sont les suivants :

- 10 – L'étape (d) concerne un enlèvement de sensiblement toute la partie de la plaquette donneuse du côté de la couche d'adaptation par rapport au film.
- L'étape (d) est mise en œuvre de sorte qu'une partie de la plaquette donneuse du côté de la couche d'adaptation par rapport au film est non enlevée, et que cette partie non enlevée de la plaquette donneuse soit
- 15 constituée d'une partie de la couche d'adaptation voisine du film.
- Dans ce cas, un procédé de correction de rugosité de surface est mise en œuvre au niveau de la surface de la partie non-enlevée de la couche d'adaptation.
- Il est mis en œuvre en outre, après l'étape (a), une étape de croissance sur
- 20 le film d'au moins une couche de croissance, la couche de croissance ne diminuant sensiblement pas l'état de contrainte du film.
- Dans ce dernier cas, la couche de croissance a un paramètre de maille nominal sensiblement identique au premier paramètre de maille.
- Il est mis en œuvre en outre, après l'étape (a), des étapes de croissance de
- 25 couches sur le film ne diminuant sensiblement pas l'état de contrainte du film, ces couches de croissance formant une structure multicouche présentant une alternance de couche ayant le premier paramètre de maille et de couche contrainte en matériau semiconducteur ayant un paramètre de maille nominal sensiblement différent du premier paramètre de maille, la couche de croissance



(6) directement adjacente au film (3) étant une couche ayant le premier paramètre de maille.

– Il est mis en œuvre en outre, entre l'étape (a) et l'étape (c), une étape de formation d'au moins une couche de collage entre le substrat récepteur et la
5 plaquette donneuse, la couche de collage étant formée sur le substrat récepteur et/ou sur la face de collage de la plaquette donneuse.

– Dans ce dernier cas, la couche de collage est en silice.

– Le collage est réalisé par adhésion moléculaire.

– Le collage est accompagné d'un traitement thermique pour solidifier les
10 liaisons de collage.

– La zone de fragilisation est formée par implantation d'espèces atomiques dans la couche d'adaptation, à une profondeur sensiblement égale à la profondeur d'implant.

– La zone de fragilisation est formée, avant l'étape (a), par porosification d'une
15 couche au-dessous du film (3).

– L'étape (d) comprend, après l'apport d'énergie de l'étape (d), une gravure sélective du matériau ayant le premier paramètre de maille vis à vis du matériau constituant le film pour enlever le reste de la couche d'adaptation.

– Le film de matériau contraint est en silicium, la couche d'adaptation est en
20 silicium – germanium, la couche d'adaptation comprenant une couche tampon avec une concentration de germanium croissant en épaisseur et la couche supérieure qui est relaxée sous le film contraint.

– Dans ce dernier cas, et s'il reste une partie de la couche d'adaptation après enlèvement lors de l'étape (c), cette partie de la couche d'adaptation est au
25 moins une partie de la couche supérieure de silicium – germanium relaxé de la couche d'adaptation.

– Dans l'un des deux derniers cas, et si on a fait croître une couche de croissance sur le film, cette la couche de croissance est en silicium – germanium relaxé, avec une concentration de germanium sensiblement égale à

la concentration de germanium de la couche supérieure relaxée de la couche d'adaptation.

– Le substrat récepteur est en silicium.

5 – La plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone dans la couche sensiblement inférieure ou égale à 50 %.

– La plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone dans la couche sensiblement inférieure ou égale à 5 %.

10 Selon un deuxième aspect, l'invention propose des structures semiconducteur sur substrat réalisées conformément au procédé ci-dessus, l'épaisseur de semiconducteur de la structure étant constituée :

– du film, ou

– d'une partie de la couche d'adaptation sur le film, ou

15 – du film sur la couche de croissance ayant un paramètre de maille nominal sensiblement identique au premier paramètre de maille, ou

– du film sur une structure multicouche, ou

– d'une partie de la couche d'adaptation sur le film sur la couche de croissance, ayant un paramètre de maille nominal sensiblement identique au premier

20 paramètre de maille, ou

– d'une partie de la couche d'adaptation sur le film sur une structure multicouche,

– et il existe une couche de matériau électriquement isolant sous l'épaisseur du semiconducteur de la structure, de sorte que la structure est une structure

25 semiconducteur sur isolant.

D'autres aspects, buts et avantages de la présente invention apparaîtront mieux à la lecture de la description détaillée suivante de mise en œuvre de procédés préférés de celle-ci, donnés à titre d'exemple non limitatif et faits en référence aux dessins annexés sur lesquels :



La figure 1 représente les différentes étapes d'un premier procédé de réalisation d'une structure électronique comprenant une couche mince en silicium contraint conforme à l'invention.

La figure 2 représente les différentes étapes d'un deuxième procédé de réalisation d'une structure électronique comprenant une couche mince en silicium contraint conforme à l'invention.

La figure 3 représente les différentes étapes d'un troisième procédé de réalisation d'une structure électronique comprenant une couche mince en silicium contraint conforme à l'invention.

La figure 4 représente les différentes étapes d'un quatrième procédé de réalisation d'une structure électronique comprenant une couche mince en silicium contraint conforme à l'invention.

Un objectif principal de la présente invention réside dans la mise en œuvre d'un procédé fiable de transfert d'un film de matériau contraint d'une plaquette donneuse vers un substrat récepteur, l'ensemble formant alors une structure électronique souhaitée, sans relaxation de la contrainte au sein du film au cours du transfert.

On va décrire ci-dessous un exemple de procédé selon l'invention dans lequel on part, en référence aux figures 1a, 2a, 3a et 4a, d'une plaquette donneuse 10 constituée en premier lieu par un substrat support 1 en silicium monocristallin et une couche d'adaptation de paramètre de maille 2 en SiGe.

Par l'expression « couche d'adaptation de paramètre de maille », on désigne toute structure se comportant comme une couche tampon et présentant en surface une couche de matériau sensiblement relaxé et sans un nombre notable de défauts structuraux, telles que des dislocations.

Ainsi, dans notre exemple, on choisira avantageusement une couche d'adaptation 2 en SiGe constituée successivement par une couche tampon de SiGe et une couche de SiGe relaxé en surface.

La couche tampon a de préférence une concentration en germanium croissant régulièrement à partir de l'interface avec le substrat support 1, pour

les raisons expliquées plus haut. Son épaisseur est typiquement comprise entre 1 et 3 micromètres pour obtenir une bonne relâche structurale en surface.

La couche de SiGe relaxé a été avantageusement formée par épitaxie à la surface de la couche tampon, et son épaisseur peut varier grandement
5 selon les cas, avec une épaisseur typique comprise entre 0,5 et 1 micron.

La concentration de germanium dans le silicium au sein de la couche de SiGe relaxé est typiquement comprise entre 15 % et 30 %, pour obtenir lors de la prochaine étape (représentée par la figure 1b, 2b, 3b ou 4b) un film 3 de Si épitaxié suffisamment contraint pour avoir des propriétés électriques
10 appréciables et pas trop contraint pour éviter de voir apparaître des défauts structuraux internes.

Cette limitation à 30 % représente une limitation typique des techniques actuelles, mais peut être amenée à évoluer dans les prochaines années.

En référence aux figures 1b, 2b, 3b et 4b, on fait croître sur la couche
15 d'adaptation 2 en SiGe un film 3 en Si.

Le film 3 en Si est avantageusement formé par épitaxie en utilisant les techniques connues telles que les techniques CVD et MBE (abréviations respectives de « Chemical Vapor Deposition » et « Molecular Beam Epitaxy »).

Le silicium compris dans le film 3 est alors obligé par la couche
20 d'adaptation 2 à augmenter son paramètre de maille nominal pour le rendre sensiblement identique à celui de son substrat de croissance et présenter ainsi des contraintes internes en tension.

Ces modifications de sa structure cristallographique interne vont augmenter la mobilité des porteurs de charge (tels que les trous et les
25 électrons) en modifiant la structure des bandes d'énergie du cristal de silicium.

On obtient ainsi les propriétés électriques recherchées dans cette invention.

Il est toutefois nécessaire de former un film 3 de Si assez mince : une épaisseur de film trop importante provoquerait en effet une relaxation au moins



relative de la contrainte dans l'épaisseur du film vers le paramètre de maille nominal du silicium.

L'épaisseur du film 3 est ainsi typiquement inférieure à 20 nanomètres, de préférence comprise entre 10 et 20 nanomètres, au-dessus de 20
5 nanomètres, on risque d'avoir une relaxation sensible de la contrainte que l'on recherche dans la présente invention et au-dessous de 10 nanomètres, l'épaisseur du film risque de poser des problèmes de fabrication de certains composants électroniques.

Une fois cette plaquette donneuse 10 contenant un film de Si contraint 3
10 réalisée, une difficulté réside dans la mise en œuvre d'un procédé fiable de transfert du film contraint 3 de la plaquette donneuse 10 sur un substrat récepteur 4, l'ensemble formant alors une structure électronique 20 souhaitée, sans relaxation de la contrainte au sein du film 3 au cours du transfert.

Pour résoudre en particulier cette difficulté, plusieurs modes de
15 réalisation peuvent être proposés :

Selon un premier mode de réalisation conforme au procédé selon l'invention, en référence aux figures 1c et 2c, un substrat récepteur 4 est rapporté à la surface du film contraint 3.

Ce substrat récepteur 4 peut être par exemple en silicium ou peut être
20 constitué en d'autres types de matériaux.

On rapporte le substrat récepteur 4 en le mettant en contact intime avec le film de Si contraint 3 et en opérant un collage, dans lequel on effectue avantageusement une adhésion moléculaire entre le substrat 4 et le film 3.

Cette technique de collage, ainsi que des variantes, est notamment
25 décrite dans le document intitulé « Semiconductor Wafer Bonding » (Science and technology, Interscience Technology) par Q. Y. Tong, U. Gösele et Wiley.

Le collage est accompagné, si nécessaire, d'un traitement approprié des surfaces respectives à coller au préalable et/ou un apport d'énergie thermique et/ou un apport d'un liant supplémentaire.

Ainsi, par exemple, un traitement thermique mis en œuvre pendant le collage permet de solidifier les liaisons de collage.

Le collage peut aussi être renforcé par une couche de collage intercalée entre le film 3 et le substrat récepteur 4, qui présente des capacités de liaisons moléculaires aussi bien avec le film 3 qu'avec le matériau constituant la face de collage du substrat récepteur 4 plus fortes que celles existant entre le film 3 et le substrat récepteur 4.

Ainsi, l'oxyde de silicium (encore appelé silice ou SiO_2) est un matériau que l'on peut choisir pour réaliser une telle couche de collage, puisqu'il présente une bonne adhésivité avec le silicium du film 3. La silice peut être formée sur le film 3 et/ou sur le substrat récepteur 4, par dépôt de SiO_2 ou par oxydation thermique au niveau des surfaces de collage respectives.

De façon avantageuse le matériau constituant la face de collage du substrat récepteur 4 et/ou le matériau de la couche de collage éventuellement formée, est électriquement isolant, afin qu'il existe une couche isolante directement adjacente au film de Si contraint 3 : un matériau conducteur ou semiconducteur directement adjacent au film 3 pourrait en effet altérer les effets électriques recherchés ici dans une structure constituée par la combinaison des deux matériaux.

Ce choix avantageux de matériau isolant adjacent au film 3 devient particulièrement nécessaire dans le cas où la structure 20 que l'on cherche à réaliser au final est une structure SeOI, la couche de semiconducteur de la structure SeOI étant alors le film de Si contraint 3 transféré.

D'autre part, le substrat récepteur 4 collé sur le film de Si contraint 3 permet de conserver sensiblement l'état structurel contraint du Si contraint du film 3, et ce même si on retire la plaquette donneuse 10 sur lequel le film de Si contraint 3 a été épitaxié, la contrainte au sein du film 3 étant principalement assurée après transfert par les forces de liaison existant entre le film 3 et le substrat récepteur 4.



Le transfert du film contraint 3 de la plaquette donneuse 10 sur le substrat récepteur 4 sans relaxation de la contrainte au sein du film 3 est ainsi rendu possible, résolvant la difficulté soulevée plus haut.

Le substrat récepteur 4 constitue en outre un support mécanique
5 suffisamment rigide pour soutenir le film de Si contraint 3, et le protéger d'éventuelles contraintes mécaniques venues de l'extérieur.

Une fois le substrat récepteur 4 collé, on met en œuvre un enlèvement d'une partie de la plaquette donneuse 10, selon une ou plusieurs des techniques préférées que l'on détaillera plus loin, pour mettre en œuvre le
10 transfert du film de Si contraint 3 sur le substrat récepteur et réaliser la structure 20 recherchée :

Dans un premier cas, en référence à la figure 1d, on enlève sensiblement toute la partie de la plaquette donneuse 10 du côté de la couche d'adaptation 2 par rapport au film contraint 3.

15 On obtient ainsi une structure finale Si contraint sur substrat, et en particulier une structure Si contraint sur isolant (encore appelée ici structure SOI) si le matériau sous-jacent le film de Si contraint 3 est un isolant électrique.

Dans un deuxième cas, en référence à la figure 2d, on enlève le substrat support 1 et une partie de la couche d'adaptation 2.

20 On obtient ainsi une structure finale SiGe sur Si contraint sur substrat, et en particulier une structure SiGe sur Si contraint sur isolant (encore appelée structure SiGe/SOI) si le matériau sous-jacent le film de Si contraint 3 est un isolant électrique.

L'enlèvement d'une partie de la couche d'adaptation 2 est
25 avantageusement mise en œuvre de sorte à ne conserver de la couche d'adaptation 2 sur la structure 20 qu'au moins une partie de la couche de SiGe relaxé présente dans la couche d'adaptation 2 (et qui avait été épitaxiée, selon un mode de réalisation particulier de la couche d'adaptation 2 expliqué plus haut, sur une couche tampon).

Selon un deuxième mode de réalisation conforme au procédé selon l'invention, en référence aux figures 3c et 4c, on fait croître une couche de SiGe relaxé 6 sur le film de Si contraint 3, par épitaxie de manière avantageuse (par exemple par CVD ou MBE) avant toute opération de collage.

5 La concentration de Ge dans cette couche 6 est avantageusement et sensiblement la même que celle du SiGe présent au voisinage de la face de collage de la couche d'adaptation 2, afin d'éviter que cette couche ait une influence supplémentaire sur la contrainte du film 3.

Dans un mode de réalisation particulier, d'autres couches peuvent être
10 épitaxiées sur la couche de SiGe, telles que des couches de Si ou de SiC contraint et des couches de SiGe ou de SiGeC respectivement alternées pour former une structure multicouches.

En référence aux figures 3d et 4d, un substrat récepteur 4 est collé avec la couche de SiGe relaxé 6, de manière sensiblement identique à celle détaillée
15 plus haut dans le premier mode de réalisation et concernant un substrat récepteur 4 collé au film contraint 3.

La face de collage de la plaquette donneuse 10 est alors la face libre de la couche de SiGe relaxé 6.

Il est à remarquer que, contrairement au premier mode de réalisation,
20 les liaisons de collage ne constituent pas nécessairement l'unique moyen de conserver la contrainte dans le film 3 : en effet, si la couche de SiGe relaxé 6 est suffisamment épaisse, celle-ci peut participer, voire garantir, la conservation de la contrainte dans le film 3 après le transfert de ces deux couches.

L'épaisseur de la couche de SiGe 6 épitaxiée peut ainsi être
25 judicieusement choisie dans cette optique pour conserver plus ou moins une certaine contrainte dans la couche de Si.

De même que dans le premier mode de réalisation, une fois le substrat récepteur 4 collé, on met en œuvre un enlèvement d'une partie de la plaquette donneuse 10, selon une ou plusieurs des techniques préférées que l'on

détaillera plus loin, pour mettre en œuvre le transfert du film de Si contraint 3 sur le substrat récepteur 4 et réaliser la structure 20 recherchée.

Dans un premier cas, en référence à la figure 3e, on enlève sensiblement toute la partie de la plaquette donneuse 10 du côté de la couche d'adaptation 2 par rapport à la couche 6.

On obtient ainsi une structure finale Si contraint sur SiGe relaxé sur substrat, et en particulier une structure Si contraint sur SiGe relaxé sur isolant (encore appelée structure Si/SGOI) si le matériau sous-jacent la couche de SiGe relaxé 6 est un isolant électrique.

Dans un deuxième cas, en référence à la figure 4e, on enlève la tranche en Si 1 et une partie de la couche d'adaptation 2.

On obtient ainsi une structure finale SiGe sur Si contraint sur SiGe relaxé sur substrat, et en particulier une structure SiGe sur Si contraint sur SiGe relaxé sur isolant (encore appelée structure SiGe/Si/SGOI) si le matériau sous-jacent la couche de SiGe relaxé 6 est un isolant électrique.

L'enlèvement d'une partie de la couche d'adaptation 2 est avantageusement mis en œuvre de sorte à ne conserver de la couche d'adaptation 2 sur la structure 20 qu'au moins une partie de la couche de SiGe relaxé présente dans la couche d'adaptation 2 (et qui avait été épitaxiée, selon un mode de réalisation particulier de la couche d'adaptation 2 expliqué plus haut, sur une couche tampon).

Ainsi, à partir du procédé selon l'invention plusieurs structures (représentées par exemple figures 1d, 2d, 3e et 4e) comprenant une couche de matériau contraint sont susceptibles d'être réalisées, ayant chacune des propriétés électriques bien spécifiques.

En référence aux figures 1d, 2d, 3e et 4e, un enlèvement de matière constitue l'étape ultime de réalisation de telles structures.

Une première opération d'enlèvement de matière consiste à couper la plaquette donneuse au niveau d'une zone de la couche d'adaptation 2 que l'on a précédemment fragilisée à ce niveau.

Deux techniques connues non limitatives peuvent ainsi mettre en œuvre une telle opération :

Une première technique, appelée Smart-cut[®], connue de l'homme du métier (et dont on pourra trouver des descriptions dans un certain nombre d'ouvrages traitant de techniques de réduction de plaquettes) consiste à implanter des espèces atomiques (tels que des ions hydrogène), puis à soumettre la zone implantée, qui forme alors une zone de fragilisation, à un traitement thermique et/ou mécanique, ou autre apport d'énergie, pour réaliser la coupe au niveau de la zone de fragilisation.

La coupe d'une zone de fragilisation ainsi formée dans la couche d'adaptation 2 permet de retirer une partie majeure de la plaquette 10, pour obtenir une structure comprenant le reste de la couche d'adaptation 2, le film de Si contraint 3, éventuellement des couches sus-épitaxiées telle que la couche 6, l'éventuelle couche de collage et le substrat récepteur 4.

Une deuxième technique consiste à obtenir une interface fragile par création d'au moins une couche poreuse, comme décrit par exemple dans le document EP-A-0 849 788, puis à soumettre la couche fragile à un traitement mécanique, ou autre apport d'énergie, pour réaliser la coupe au niveau de la couche fragilisée.

La couche fragilisée en silicium poreux est formée au sein du substrat support 1, entre le substrat support 1 et la couche d'adaptation 2, dans la couche d'adaptation 2 (par exemple entre une couche tampon et une couche relaxée) ou sur la couche d'adaptation 2 (c'est à dire entre la couche d'adaptation 2 et le film de Si contraint 3 ou l'éventuelle couche de SiGe relaxé 6).

Pour former une couche fragilisée au sein du substrat support 1, on a fait avantageusement croître la couche poreuse sur une tranche de Si monocristallin, puis on a réalisée une seconde croissance sur la couche poreuse d'une couche de Si non-poreux ayant sensiblement le même

paramètre de maille que le Si de la tranche, le substrat support 1 est alors constitué de la tranche, de la couche poreuse et de la couche de Si non-poreux.

La coupe d'une couche fragilisée permet de retirer au moins une partie de la plaquette 10, pour obtenir une structure comprenant le reste éventuel de la plaquette 10, le film de Si contraint 3, éventuellement des couches sus-
5 épitaxiées telle que la couche 6, éventuellement la couche de collage intercalée et le substrat récepteur 4.

Un traitement de la plaquette 10 pour retirer le silicium poreux qui reste après la coupe est avantageusement mis en œuvre, tel qu'une gravure ou un
10 traitement thermique.

Dans le cas où la couche poreuse était située dans le substrat support 1, un rodage, un polissage mécano-chimique et/ou une gravure chimique sélective sont alors avantageusement mis en œuvre pour retirer la partie restante du substrat support 1.

15 Ces deux techniques non limitatives permettent de retirer rapidement et en bloc une partie importante de la plaquette 10.

Elles permettent également de pouvoir réutiliser la partie retirée de la plaquette 10 dans un autre procédé, comme par exemple un procédé selon l'invention.

20 Ainsi, si la partie retirée est le substrat support 1, une reformation d'une couche d'adaptation 2, d'un film 3 et d'une éventuelle couche de SiGe 6 et/ou autres couches peut être mise en œuvre comme décrit ci-dessus, après un polissage de la surface du substrat support 1.

Si la partie retirée est le substrat support 1 et au moins une partie de la
25 couche d'adaptation 2, une reformation éventuelle d'une autre partie de la couche d'adaptation 2, d'un film 3 et d'une couche de SiGe 6 et/ou autres couches peut être mise en œuvre comme décrit ci-dessus, après un polissage de la surface de la partie restante de la couche d'adaptation 2.

Une deuxième opération d'enlèvement de matière succédant à la coupe
30 de la plaquette 10 selon, par exemple, l'une des deux techniques précédentes,

consiste à corriger les défauts de surface ou à retirer, s'il y a lieu, la partie restante de la couche d'adaptation 2.

Si on souhaite retirer toute la partie restante de la couche d'adaptation 2 (en référence aux figures 1d et 3e) cette opération peut être réalisée par gravure chimique sélective de sorte que le film de Si contraint 3 soit peu ou pas gravé, formant ainsi une couche d'arrêt à la gravure.

La partie restante de la couche d'adaptation 2 est dans ce cas gravée par voie humide avec des solutions de gravure présentant des sélectivités sensibles par rapport au film de Si contraint 3, telle qu'une solution comprenant du $\text{HF}:\text{H}_2\text{O}_2:\text{CH}_3\text{COOH}$ (sélectivité d'environ 1:1000) ou du HNA (solution fluorhydrique – nitrique – acétique).

Des gravures par voie sèche peuvent également être mises en œuvre pour enlever de la matière, telles que des gravures par plasma ou par pulvérisation.

Cette voie chimique a le principal avantage d'être assez rapide pour des couches à retirer fines et d'éviter de mettre en œuvre des polissages mécano-chimiques de finition habituellement utilisés après une coupe de plaquette.

Elle permet ainsi de conserver une bonne qualité de surface et une bonne homogénéité d'épaisseur du film de Si contraint 3 obtenues lors de son épitaxie, une étape de finition mécanique n'ayant pas été nécessaire de mettre en œuvre dans le cas où on termine l'enlèvement de matière par unique voie chimique, empêchant ainsi l'apparition de défauts, telles que des zones écrouies, qu'une telle étape de finition mécanique est susceptible d'engendrer.

Dans certains cas particuliers, un léger polissage est toutefois mis en œuvre, pour rattraper des petites rugosités superficielles.

D'autre part, l'opération de gravure chimique peut être avantageusement précédée, notamment dans le cas de couche à retirer plus épaisse, d'une attaque mécanique ou mécano-chimique par rodage et/ou polissage mécano-chimique CMP de la partie restante de la couche d'adaptation 2.

Dans le cas où l'on souhaite conserver une partie de la couche d'adaptation 5 (en référence aux figures 2d et 4e), on choisira avantageusement un traitement thermique ou un polissage de préférence mécano-chimique CMP pour enlever les quelques rugosités et les inhomogénéités d'épaisseur ayant pu apparaître lors de la coupe de la plaquette 10.

Cependant une sélectivité de gravure par rapport à la concentration en Ge présent dans la couche d'adaptation 2 (et qui croît avec l'épaisseur de la couche d'adaptation 2) peut aussi être mise en œuvre, la gravure ralentissant ou s'arrêtant au niveau de la couche relaxée comprise dans la couche d'adaptation 2.

Une gravure humide avec une solution comprenant du TMAH peut par exemple très bien convenir pour réaliser une telle gravure sélective, la couche relaxée de la couche d'adaptation 2 ayant dans ce cas une concentration en germanium comprise entre 20 % et 30 %.

Ces techniques sont proposées à titre d'exemple dans le présent document, mais ne constituent en rien une limitation, l'invention s'étendant à tous types de techniques aptes à enlever de la matière d'une plaquette donneuse 10 conformément au procédé selon l'invention.

Dans un mode d'utilisation particulier de la structure 20, une ou plusieurs épitaxies quelconque(s) peu(ven)t être mise(s) en œuvre sur la plaquette donneuse 10, telle qu'une épitaxie d'une couche de SiGe ou de SiGeC, ou une épitaxie d'une couche de Si ou de SiC contraint, ou des épitaxies successives de couches SiGe ou de SiGeC et de couches de Si ou de SiC contraint en alternance pour former une structure multicouches.

La structure finale achevée, on peut éventuellement mettre en œuvre une étape de finition, tels que des traitements de finition, comme par exemple un recuit pour solidifier d'avantage l'interface de collage de la plaquette donneuse 10 avec le substrat récepteur 4.

La présente invention ne se limite pas non plus à une couche d'adaptation de paramètre de maille 2 en SiGe, mais s'étend aussi à une constitution de la couche d'adaptation 2 en d'autres types de matériaux de type III-V ou autres susceptibles de contraindre le matériau du film 3 de Si sus-
5 épitaxié ou d'un autre matériau semiconducteur.

Enfin, la présente invention ne concerne pas seulement un transfert d'un film en silicium contraint 3, mais concerne en général un transfert d'un film en tout type de semiconducteur pouvant être contraint et transféré selon un procédé de l'invention.

10 Dans les couches de semiconducteur, d'autres constituants peuvent y être ajoutés, tel que du carbone avec une concentration de carbone dans la couche considérée sensiblement inférieure ou égale à 50 % ou, plus particulièrement avec une concentration inférieure ou égale à 5 %.

REVENDICATIONS

1. Procédé de réalisation d'une structure comprenant une couche mince en
5 matériau semiconducteur contraint obtenue à partir d'une plaquette donneuse
(10), la plaquette donneuse (10) comprenant une couche d'adaptation de
paramètre de maille (2) comprenant une couche supérieure en matériau
semiconducteur ayant un premier paramètre de maille, caractérisé en ce qu'il
comprend les étapes suivantes :
- 10 (a) croissance sur la couche supérieure de la couche d'adaptation (2) d'un
film (3) en matériau semiconducteur ayant un second paramètre de
maille nominal sensiblement différent du premier paramètre de maille,
avec une épaisseur suffisamment faible pour garder le premier
paramètre de maille de la couche supérieure de la couche d'adaptation
15 sous-jacente et être ainsi contraint,
- (b) formation d'une zone de fragilisation dans la plaquette (10) du côté de la
couche d'adaptation (2) par rapport au film (3),
- (c) collage d'un substrat récepteur (4) avec la plaquette donneuse (10) du
côté du film (3),
- 20 (d) enlèvement d'au moins une partie de la plaquette donneuse (10) du côté
de la couche d'adaptation (2) par rapport au film (3) comprenant un
apport d'énergie au niveau de la zone de fragilisation pour détacher de la
plaquette donneuse (10) une structure comprenant la couche relaxée (4).
- 25 2. Procédé de réalisation d'une structure selon la revendication précédente,
caractérisé en ce que l'étape (d) concerne un enlèvement de sensiblement
toute la partie de la plaquette donneuse (10) du côté de la couche d'adaptation
(2) par rapport au film (3).

REVENDICATIONS

1. Procédé de réalisation d'une structure comprenant une couche mince en
5 matériau semiconducteur contraint obtenue à partir d'une plaquette donneuse
(10), la plaquette donneuse (10) comprenant une couche d'adaptation de
paramètre de maille (2) comprenant une couche supérieure en matériau
semiconducteur ayant un premier paramètre de maille, caractérisé en ce qu'il
comprend les étapes suivantes :

- 10 (a) croissance sur la couche supérieure de la couche d'adaptation (2) d'un
film (3) en matériau semiconducteur ayant un second paramètre de
maille nominal sensiblement différent du premier paramètre de maille,
avec une épaisseur suffisamment faible pour garder le premier
paramètre de maille de la couche supérieure de la couche d'adaptation
15 sous-jacente et être ainsi contraint,
(b) formation d'une zone de fragilisation dans la couche d'adaptation (2),
(c) collage d'un substrat récepteur (4) avec la plaquette donneuse (10) du
côté du film (3),
(d) enlèvement d'une partie de la plaquette donneuse (10) comprenant un
20 apport d'énergie pour détacher au niveau de la zone de fragilisation la
partie de la plaquette donneuse (10) comprenant le film (3), formant ainsi
la structure à réaliser.

2. Procédé de réalisation d'une structure selon la revendication précédente,
25 caractérisé en ce que l'étape (d) concerne un enlèvement de sensiblement
toute la partie de la plaquette donneuse (10) du côté de la couche d'adaptation
(2) par rapport au film (3).

3. Procédé de réalisation d'une structure selon la revendication 1,
30 caractérisé en ce que l'étape (d) est mise en œuvre de sorte qu'une partie de la

3. Procédé de réalisation d'une structure selon la revendication 1, caractérisé en ce que l'étape (d) est mise en œuvre de sorte qu'une partie de la plaquette donneuse (10) du côté de la couche d'adaptation (2) par rapport au film (3) est non enlevée, et que cette partie non enlevée de la plaquette
5 donneuse (10) soit constituée d'une partie de la couche d'adaptation (5) voisine du film (3).

4. Procédé de réalisation d'une structure selon la revendication précédente, caractérisé en ce qu'un procédé de correction de rugosité de surface est mise
10 en œuvre au niveau de la surface de la partie non-enlevée de la couche d'adaptation (5).

5. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce qu'est mis en œuvre en outre, après l'étape (a),
15 une étape de croissance sur le film (3) d'au moins une couche de croissance (6), la couche de croissance ne diminuant sensiblement pas l'état de contrainte du film (3).

6. Procédé de réalisation d'une structure selon la revendication précédente,
20 caractérisé en ce que la couche de croissance (6) a un paramètre de maille nominal sensiblement identique au premier paramètre de maille.

7. Procédé de réalisation d'une structure selon l'une des revendications 1 à 4, caractérisé en ce qu'est mis en œuvre en outre, après l'étape (a), des étapes
25 de croissance de couches sur le film (3) ne diminuant sensiblement pas l'état de contrainte du film (3), ces couches de croissance formant une structure multicouche présentant une alternance respective de couche ayant le premier paramètre de maille et de couche contrainte en matériau semiconducteur ayant un paramètre de maille nominal sensiblement différent du premier paramètre de

plaquette donneuse (10) du côté de la couche d'adaptation (2) par rapport au film (3) est non enlevée, et que cette partie non enlevée de la plaquette donneuse (10) soit constituée d'une partie de la couche d'adaptation (5) voisine du film (3).

5

4. Procédé de réalisation d'une structure selon la revendication précédente, caractérisé en ce qu'un procédé de correction de rugosité de surface est mise en œuvre au niveau de la surface de la partie non-enlevée de la couche d'adaptation (5).

10

5. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce qu'est mis en œuvre en outre, après l'étape (a), une étape de croissance sur le film (3) d'au moins une couche de croissance (6), la couche de croissance ne diminuant sensiblement pas l'état de contrainte du film (3).

15

6. Procédé de réalisation d'une structure selon la revendication précédente, caractérisé en ce que la couche de croissance (6) a un paramètre de maille nominal sensiblement identique au premier paramètre de maille.

20

7. Procédé de réalisation d'une structure selon l'une des revendications 1 à 4, caractérisé en ce qu'est mis en œuvre en outre, après l'étape (a), des étapes de croissance de couches sur le film (3) ne diminuant sensiblement pas l'état de contrainte du film (3), ces couches de croissance formant une structure multicouche présentant une alternance respective de couche ayant le premier paramètre de maille et de couche contrainte en matériau semiconducteur ayant un paramètre de maille nominal sensiblement différent du premier paramètre de maille, la couche de croissance (6) directement adjacente au film (3) étant une couche ayant le premier paramètre de maille.

25

30

maille, la couche de croissance (6) directement adjacente au film (3) étant une couche ayant le premier paramètre de maille.

8. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce qu'il est mis en œuvre en outre, entre l'étape (a) et l'étape (c), une étape de formation d'au moins une couche de collage entre le substrat récepteur (4) et la plaquette donneuse (10), la couche de collage étant formée sur le substrat récepteur (4) et/ou sur la face de collage de la plaquette donneuse (10).

9. Procédé de réalisation d'une structure selon la revendication précédente, caractérisé en ce que la couche de collage est en silice.

10. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le collage est réalisé par adhésion moléculaire.

11. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le collage est accompagné d'un traitement thermique pour solidifier les liaisons de collage.

12. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la zone de fragilisation est formée par implantation d'espèces atomiques dans la couche d'adaptation (2), à une profondeur sensiblement égale à la profondeur d'implant.

13. Procédé de réalisation d'une structure selon l'une des revendications 1 à 11, caractérisé en ce que la zone de fragilisation est formée, avant l'étape (a), par porosification d'une couche au-dessous du film (3).

8. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce qu'il est mis en œuvre en outre, entre l'étape (a) et l'étape (c), une étape de formation d'au moins une couche de collage entre le substrat récepteur (4) et la plaquette donneuse (10), la couche de collage étant
5 formée sur le substrat récepteur (4) et/ou sur la face de collage de la plaquette donneuse (10).

9. Procédé de réalisation d'une structure selon la revendication précédente, caractérisé en ce que la couche de collage est en silice.

10 10. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le collage est réalisé par adhésion moléculaire.

15 11. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le collage est accompagné d'un traitement thermique pour solidifier les liaisons de collage.

20 12. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la zone de fragilisation est formée par implantation d'espèces atomiques dans la couche d'adaptation (2), à une profondeur sensiblement égale à la profondeur d'implant.

25 13. Procédé de réalisation d'une structure selon l'une des revendications 1 à 11, caractérisé en ce que la zone de fragilisation est formée, avant l'étape (a), par porosification d'une couche au-dessous du film (3).

30 14. Procédé de réalisation d'une structure selon la revendication 2 combinée éventuellement avec l'une des revendications 5 à 13, caractérisé en ce que l'étape (d) comprend, après l'apport d'énergie de l'étape (d), au moins

14. Procédé de réalisation d'une structure selon la revendication 2 combinée éventuellement avec l'une des revendications 5 à 13, caractérisé en ce que l'étape (d) comprend, après l'apport d'énergie de l'étape (d), au moins une gravure sélective du matériau ayant le premier paramètre de maille vis à vis du matériau constituant le film (3) pour enlever le reste de la couche d'adaptation (2).

15. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le film de matériau contraint (3) est en silicium, la couche d'adaptation (2) est en silicium – germanium, la couche d'adaptation (2) comprenant une couche tampon avec une concentration de germanium croissant en épaisseur et la couche supérieure qui est relaxée sous le film contraint (3).

16. Procédé de réalisation d'une structure selon la revendication précédente combinée avec la revendication 3 ou 4, caractérisé en ce que la partie de la couche d'adaptation (5) non enlevée lors de l'étape (d) est au moins une partie de la couche supérieure de silicium – germanium relaxé de la couche d'adaptation (2).

17. Procédé de réalisation d'une structure selon l'une des deux revendications précédentes combinée avec la revendication 6, caractérisé en ce que la couche de croissance (6) est en silicium – germanium relaxé, avec une concentration de germanium sensiblement égale à la concentration de germanium de la couche supérieure relaxé de la couche d'adaptation (2).

18. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le substrat récepteur (4) est en silicium.

une gravure sélective du matériau ayant le premier paramètre de maille vis à vis du matériau constituant le film (3) pour enlever le reste de la couche d'adaptation (2).

5 **15.** Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que le film de matériau contraint (3) est en silicium, la couche d'adaptation (2) est en silicium – germanium, la couche d'adaptation (2) comprenant une couche tampon avec une concentration de germanium croissant en épaisseur et la couche supérieure qui est relaxée sous
10 le film contraint (3).

16. Procédé de réalisation d'une structure selon la revendication précédente combinée avec la revendication 3 ou 4, caractérisé en ce que la partie de la couche d'adaptation (5) non enlevée lors de l'étape (d) est au moins
15 une partie de la couche supérieure de silicium – germanium relaxé de la couche d'adaptation (2).

17. Procédé de réalisation d'une structure selon l'une des deux revendications précédentes combinée avec la revendication 6, caractérisé en
20 ce que la couche de croissance (6) est en silicium – germanium relaxé, avec une concentration de germanium sensiblement égale à la concentration de germanium de la couche supérieure relaxé de la couche d'adaptation (2).

18. Procédé de réalisation d'une structure selon l'une des revendications
25 précédentes, caractérisé en ce que le substrat récepteur (4) est en silicium.

19. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone
30 dans la couche sensiblement inférieure ou égale à 50 %.

19. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone dans la couche sensiblement inférieure ou égale à 50 %.

5

20. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone dans la couche sensiblement inférieure ou égale à 5 %.

10

21. Structure (20) semiconducteur sur substrat réalisée conformément au procédé selon la revendication 2 éventuellement combinée avec l'une des revendications 8 à 20, caractérisée en ce que l'épaisseur de semiconducteur de la structure (20) est constituée du film (3), le substrat étant le substrat récepteur (4).

15

22. Structure (20) semiconducteur sur substrat réalisée conformément au procédé selon la revendication 4 éventuellement combinée avec l'une des revendications 8 à 20, caractérisée en ce que l'épaisseur de semiconducteur de la structure (20) est constituée d'une partie de la couche d'adaptation (5) et du film (3), le substrat étant le substrat récepteur (4), la partie de la couche d'adaptation (5) étant sur le film (3), le film (3) étant sur le substrat (4).

20

23. Structure (20) semiconducteur sur substrat réalisée conformément au procédé selon les revendications 2 et 6 éventuellement combinées avec l'une des revendications 8 à 20, caractérisée en ce que l'épaisseur de semiconducteur de la structure (20) est constituée du film (3) et de la couche de croissance (6) en matériau ayant un paramètre de maille nominal sensiblement identique au premier paramètre de maille, le substrat étant le substrat récepteur

25

20. Procédé de réalisation d'une structure selon l'une des revendications précédentes, caractérisé en ce que la plaquette (10) comprend au moins une couche comprenant en outre du carbone avec une concentration de carbone dans la couche sensiblement inférieure ou égale à 5 %.

21. Structure intermédiaire semiconducteur-sur-substrat réalisée conformément au procédé selon la revendication 3, l'épaisseur de semiconducteur de la structure (20) comprenant une partie de la couche d'adaptation (5) et le film (3), le substrat étant le substrat récepteur (4), la partie de la couche d'adaptation (5) étant sur le film (3), le film (3) étant sur le substrat (4), caractérisée en ce que la surface libre de la partie de la couche d'adaptation (5) présente les caractéristiques d'une surface de zone de fragilisation après détachement selon l'étape (d).

15

22. Structure intermédiaire semiconducteur-sur-isolant selon la revendication précédente et réalisée selon la revendication 6, caractérisée en ce qu'elle comprend en outre une couche (6) supplémentaire entre le substrat et le film (3), ayant un paramètre de maille nominal sensiblement identique au premier paramètre de maille.

20

23. Structure (20) semiconducteur-sur-substrat réalisée conformément au procédé selon la revendication 7, caractérisée en ce que l'épaisseur de semiconducteur de la structure (20) est constituée du film (3) et de la structure multicouche présentant une alternance de couches ayant le premier paramètre de maille et de couches contraintes en matériau semiconducteur ayant un paramètre de maille nominal sensiblement différent du premier paramètre de maille (la couche de croissance (6) directement adjacente au film (3) étant une couche ayant le premier paramètre de maille), le substrat étant le substrat

25

(4), le film (3) étant sur la couche de croissance (6), la couche de croissance (6) étant sur le substrat (4).

24. Structure (20) semiconducteur sur substrat réalisée conformément au
5 procédé selon les revendications 2 et 7 éventuellement combinées avec l'une
des revendications 8 à 20, caractérisée en ce que l'épaisseur de
semiconducteur de la structure (20) est constituée du film (3), de la structure
multicouche présentant une alternance de couche ayant le premier paramètre
de maille et de couche contrainte en matériau semiconducteur ayant un
10 paramètre de maille nominal sensiblement différent du premier paramètre de
maille (la couche de croissance (6) directement adjacente au film (3) étant une
couche ayant le premier paramètre de maille), le substrat étant le substrat
récepteur (4), le film (3) étant sur la structure multicouche, la structure
multicouche étant sur le substrat (4).

15

25. Structure (20) semiconducteur sur substrat réalisée conformément au
procédé selon les revendications 4 et 6 éventuellement combinées avec l'une
des revendications 8 à 20, caractérisée en ce que l'épaisseur de
semiconducteur de la structure (20) est constituée d'une partie de la couche
20 d'adaptation (5), du film (3) et de la couche de croissance (6) ayant un
paramètre de maille nominal sensiblement identique au premier paramètre de
maille, le substrat étant le substrat récepteur (4), la partie de la couche
d'adaptation (5) étant sur le film (3), le film (3) étant sur la couche de croissance
(6), la couche de croissance (6) étant sur le substrat (4).

25

26. Structure (20) semiconducteur sur substrat réalisée conformément au
procédé selon les revendications 4 et 6 éventuellement combinées avec l'une
des revendications 8 à 20, caractérisée en ce que l'épaisseur de
semiconducteur de la structure (20) est constituée d'une partie de la couche
30 d'adaptation (5), du film (3) et de la couche de croissance (6) ayant un

récepteur (4), le film (3) étant sur la structure multicouche, la structure multicouche étant sur le substrat (4).

5 **24.** Structure selon l'une des trois revendications précédentes, caractérisée en ce qu'elle comprend en outre une couche de matériau électriquement isolant entre l'épaisseur du semiconducteur et le substrat de la structure (20), de sorte que la structure (20) est une structure semiconducteur-sur-isolant.

10 **25.** Structure selon l'une des quatre revendications précédentes, caractérisée en ce que le film (3) est en silicium.

26. Structure selon la revendication précédente, caractérisée en ce que la couche d'adaptation (2) est en silicium-germanium.

paramètre de maille nominal sensiblement identique au premier paramètre de maille, le substrat étant le substrat récepteur (4), la partie de la couche d'adaptation (5) étant sur le film (3), le film (3) étant sur la couche de croissance (6), la couche de croissance (6) étant sur le substrat (4).

5

27. Structure (20) semiconducteur sur substrat réalisée conformément au procédé selon les revendications 4 et 7 éventuellement combinées avec l'une des revendications 8 à 20, caractérisée en ce que l'épaisseur de semiconducteur de la structure (20) est constituée d'une partie de la couche d'adaptation (5), du film (3) et de la structure multicouche présentant une alternance de couche ayant le premier paramètre de maille et de couche contrainte en matériau semiconducteur ayant un paramètre de maille nominal sensiblement différent du premier paramètre de maille (la couche de croissance (6) directement adjacente au film (3) étant une couche ayant le premier paramètre de maille), le substrat étant le substrat récepteur (4), la partie de la couche d'adaptation (5) étant sur le film (3), le film (3) étant sur la structure multicouche, la structure multicouche étant sur le substrat (4).

28. Structure (20) selon l'une des six revendications précédentes, caractérisée en ce qu'il existe une couche de matériau électriquement isolant sous l'épaisseur du semiconducteur de la structure (20), de sorte que la structure (20) est une structure semiconducteur sur isolant.

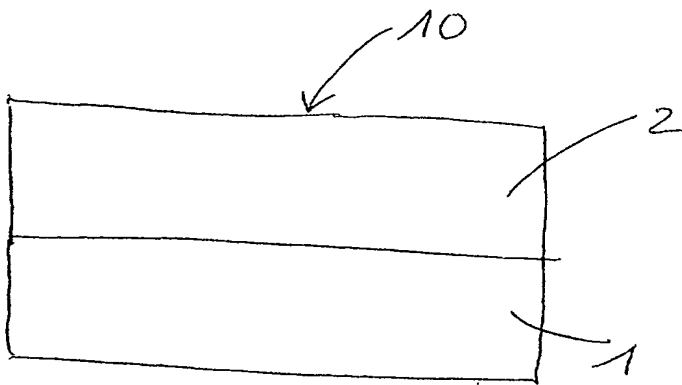


Figure 1a

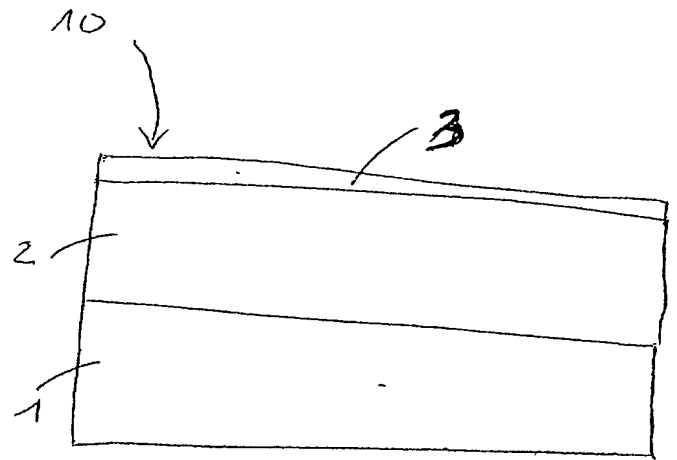


Figure 1b

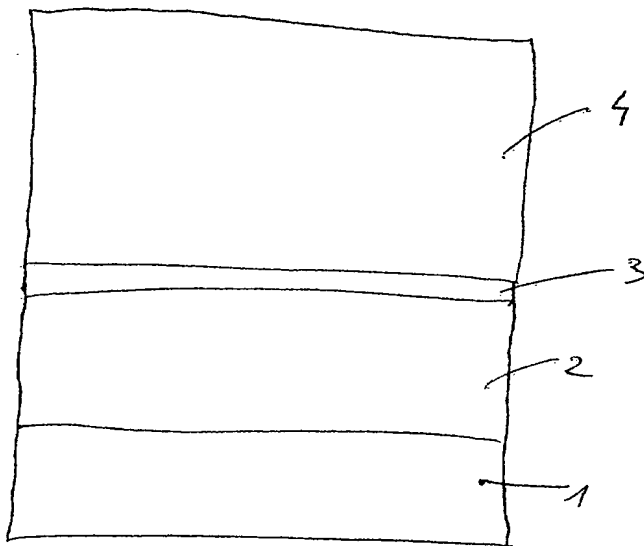


Figure 1c

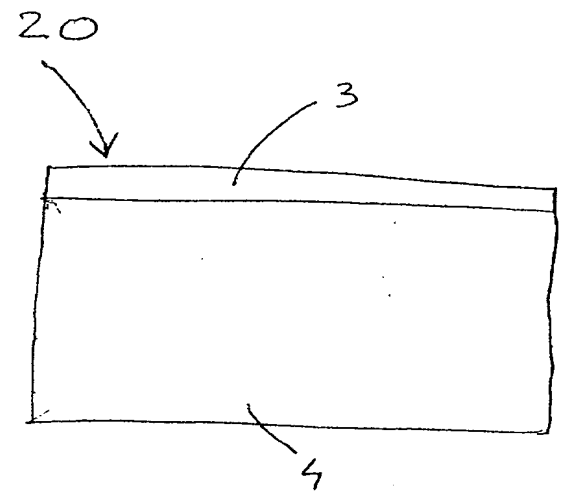


Figure 1d

1 / 4

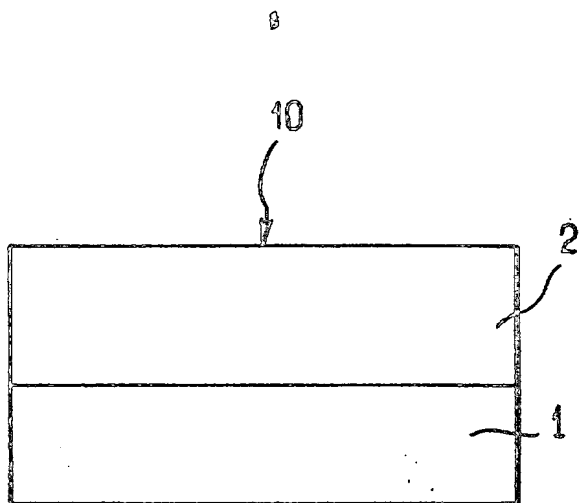


FIG. 1a

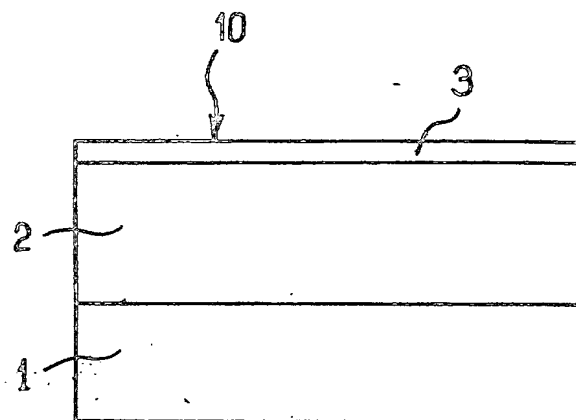


FIG. 1b

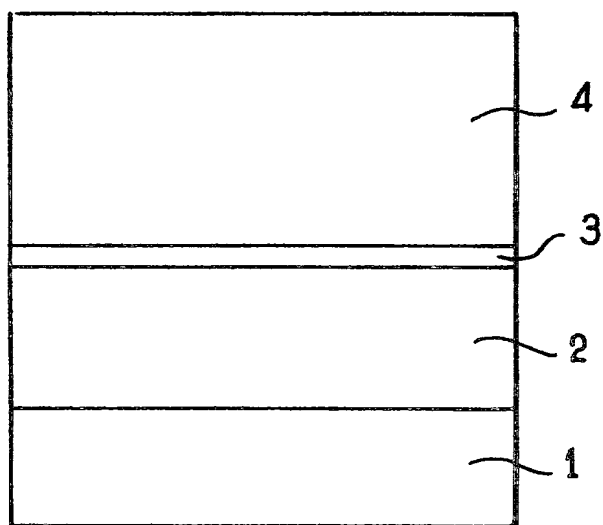


FIG. 1c

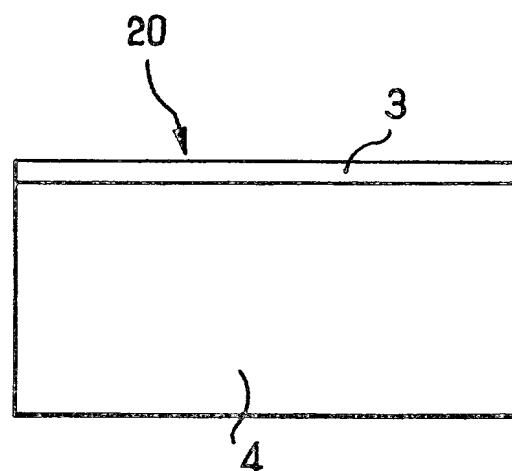
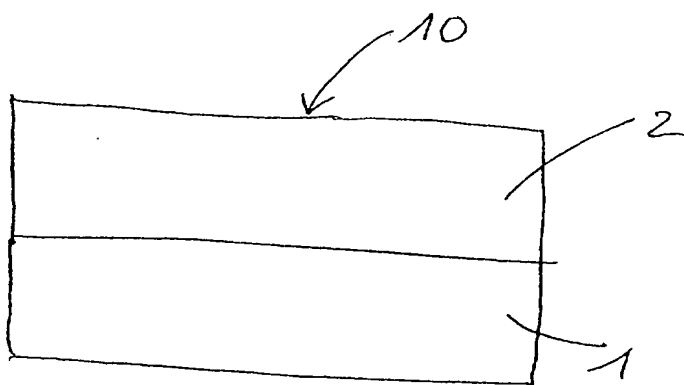
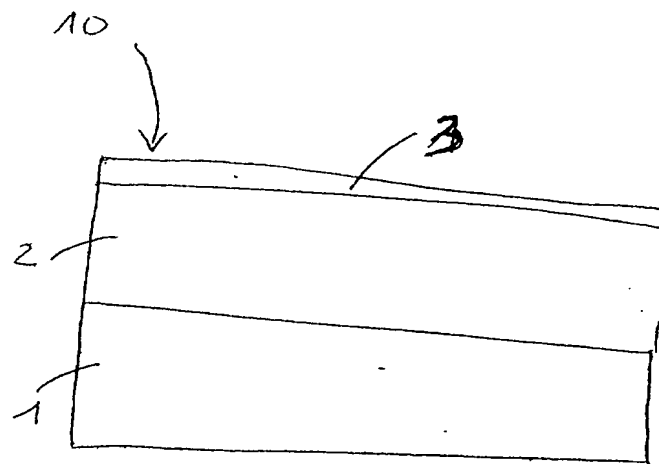
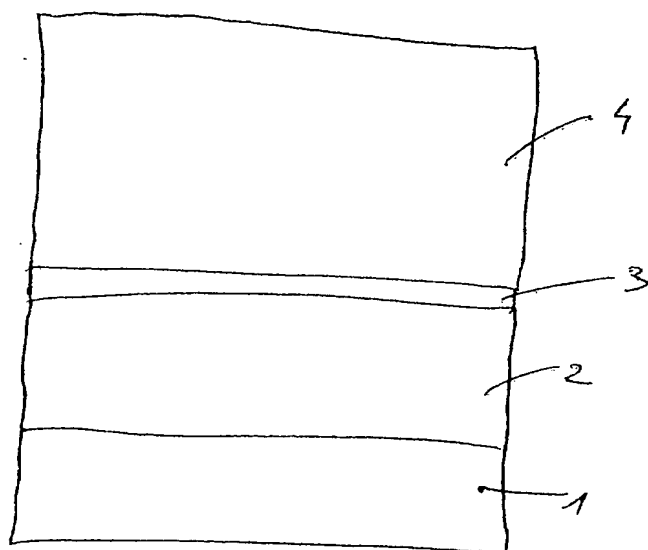
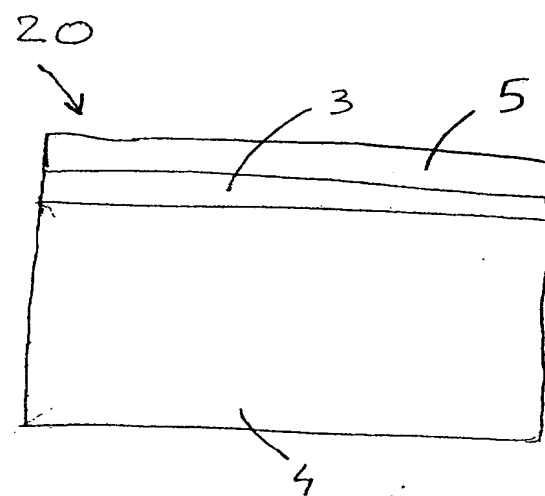


FIG. 1d

Figure 2aFigure 2bFigure 2cFigure 2d

2 / 4

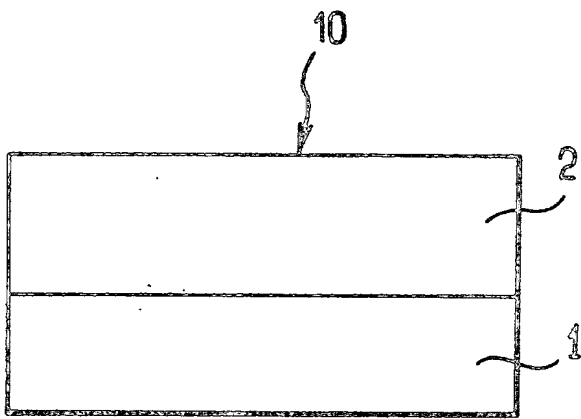


FIG. 2a

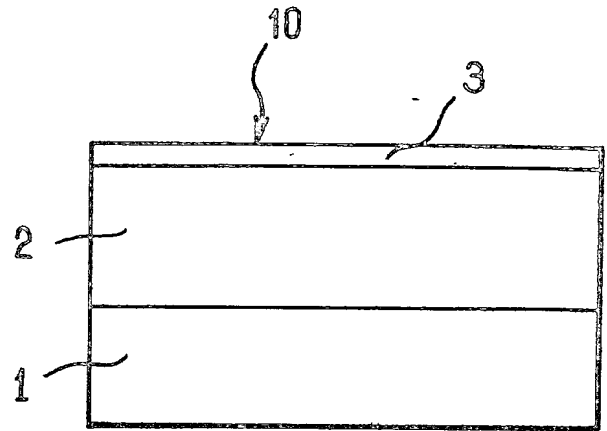


FIG. 2b

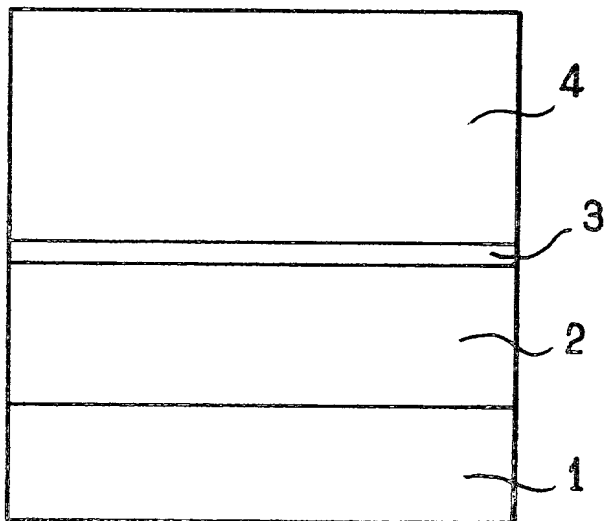


FIG. 2c

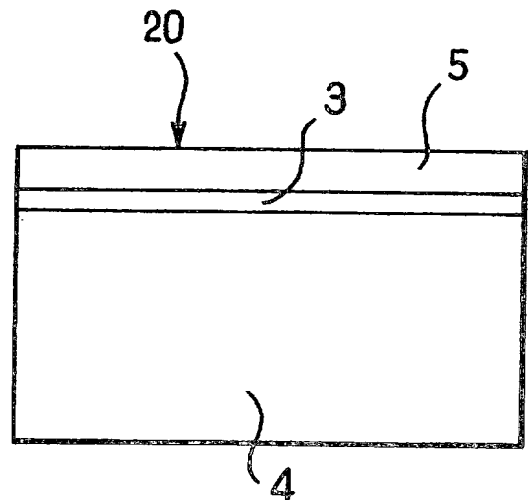


FIG. 2d

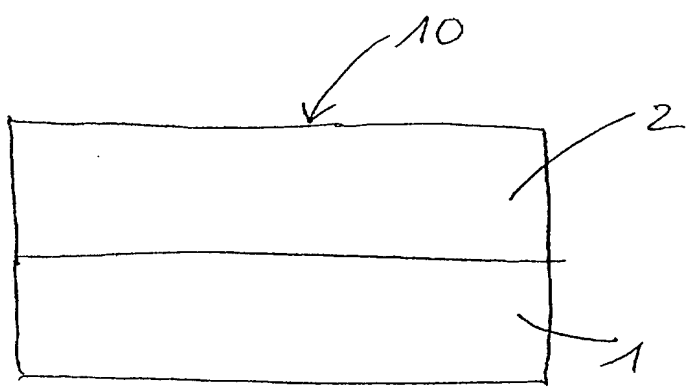


Figure 3a

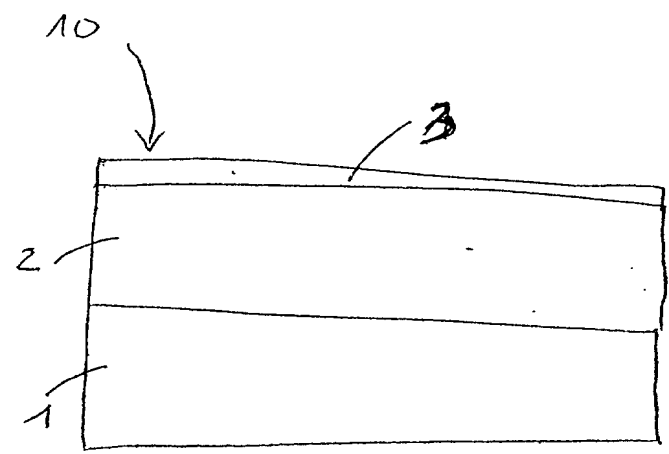


Figure 3b

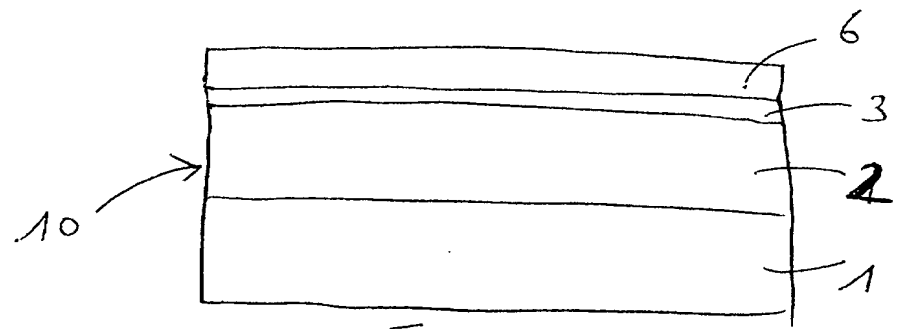


Figure 3c

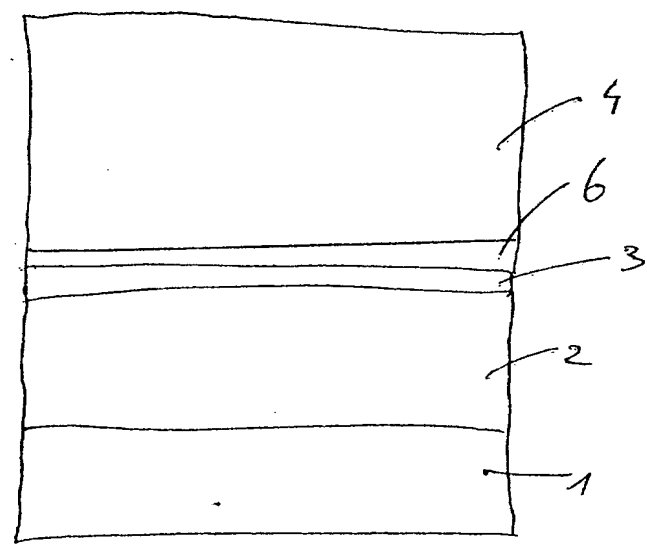


Figure 3d

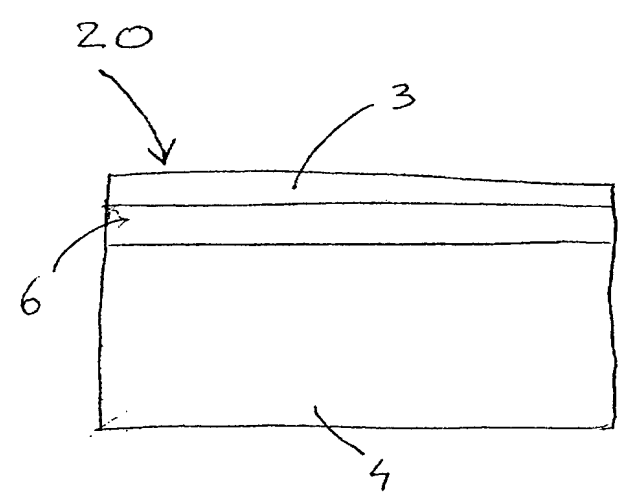


Figure 3e

3 / 4

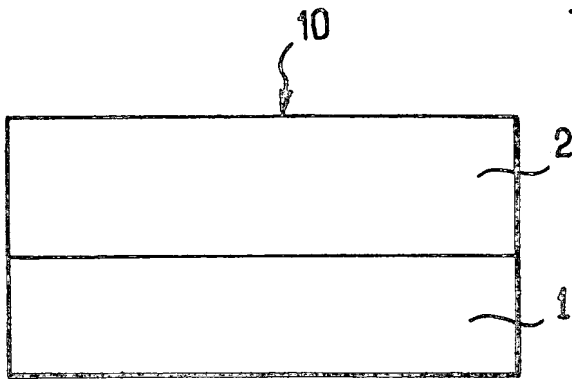


FIG. 3a

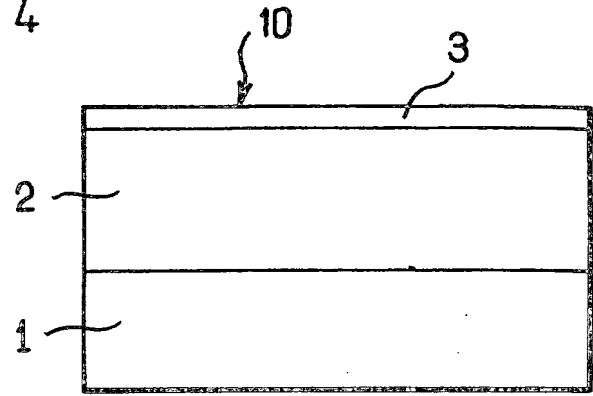


FIG. 3b

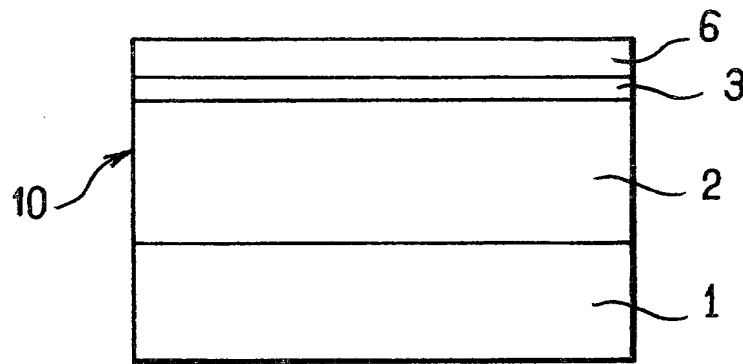


FIG. 3c

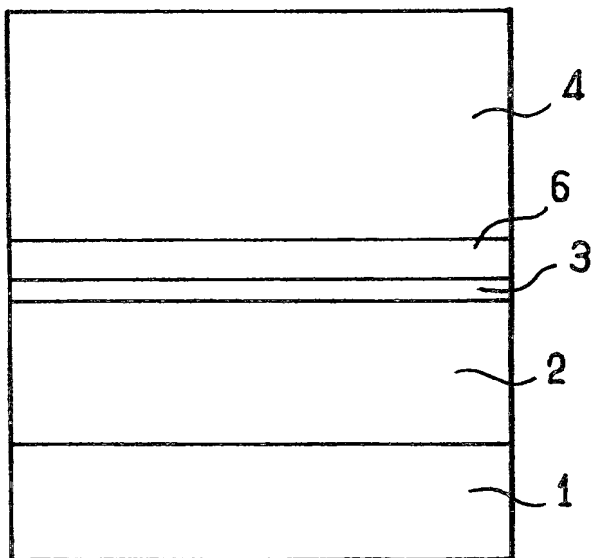


FIG. 3d

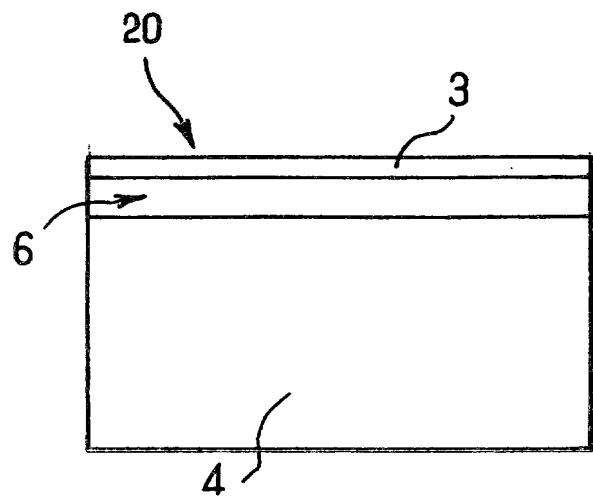


FIG. 3e

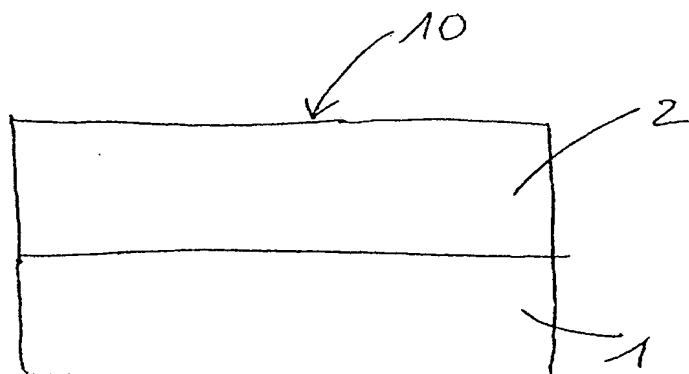


Figure 4a

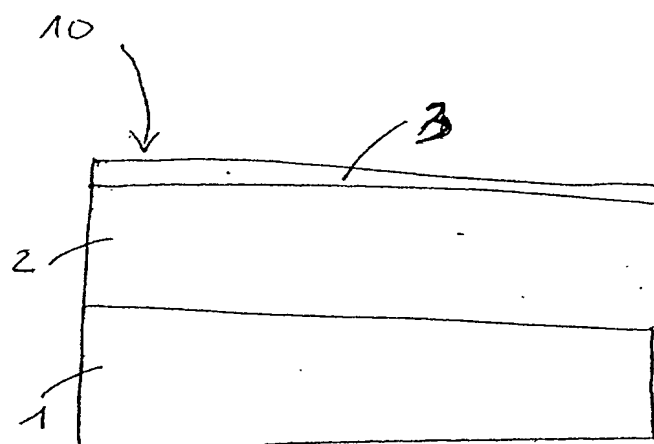


Figure 4b

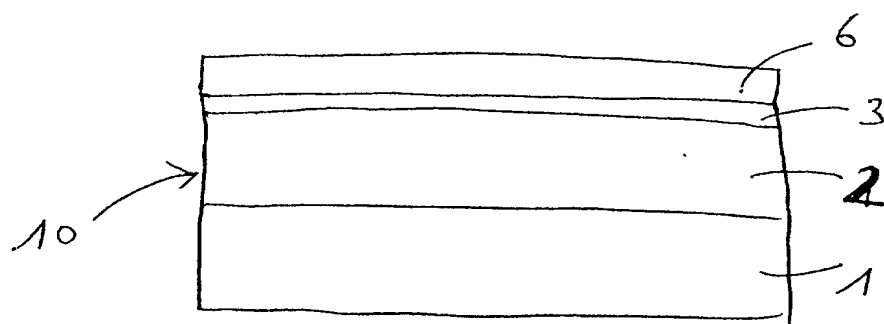


Figure 4c

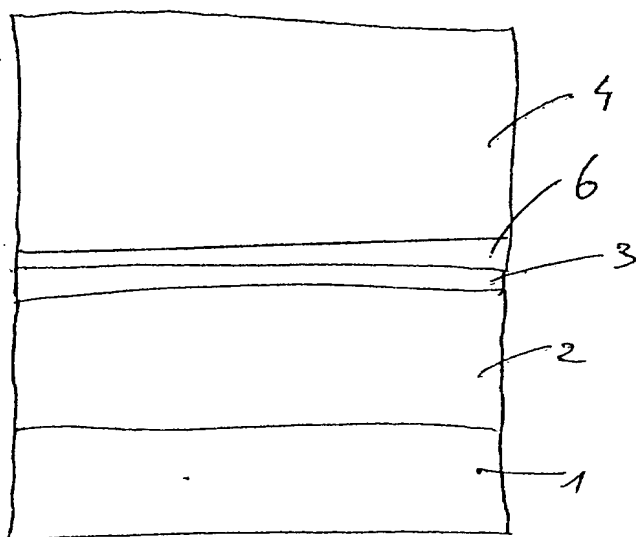


Figure 4d

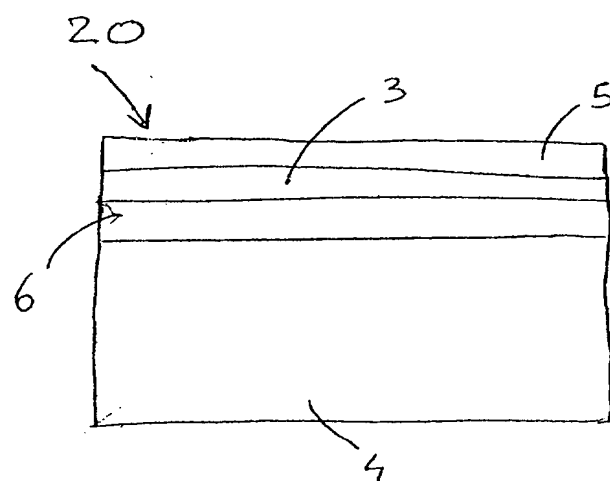


Figure 4e

4 / 4

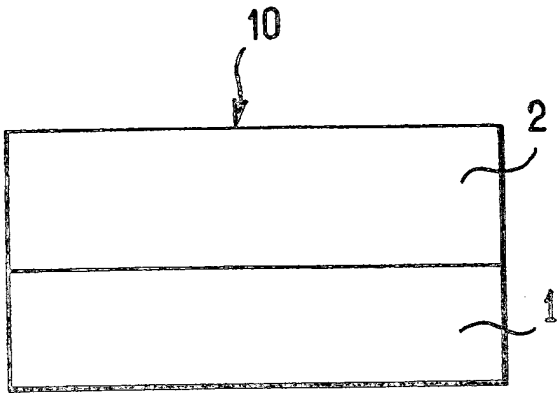


FIG. 4a

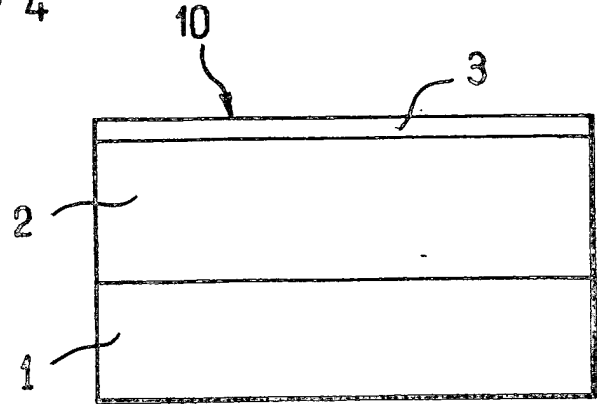


FIG. 4b

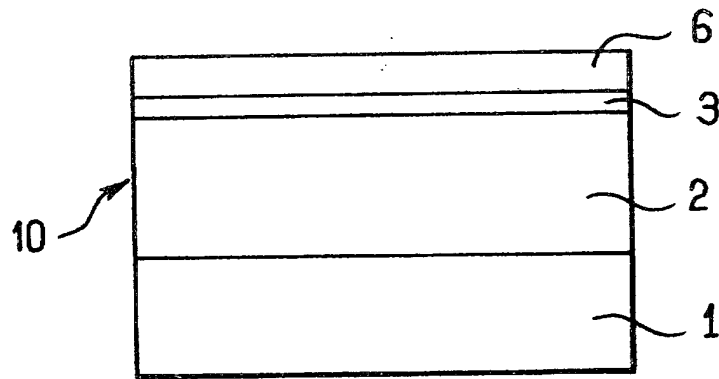


FIG. 4c

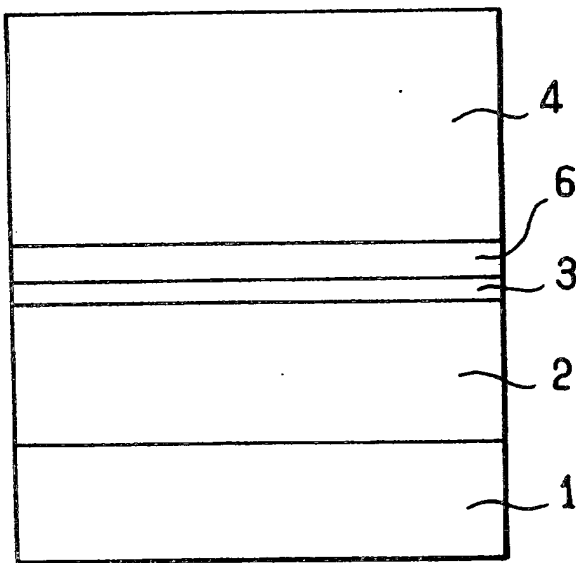


FIG. 4d

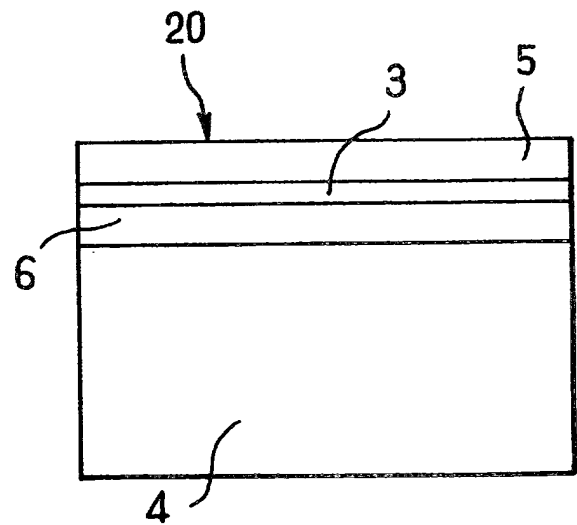


FIG. 4e

DÉPARTEMENT DES BREVETS

 26 bis, rue de Saint Pétersbourg
 75800 Paris Cedex 08

Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

DÉSIGNATION D'INVENTEUR(S) Page N° 1 / 1

(À fournir dans le cas où les demandeurs et les inventeurs ne sont pas les mêmes personnes)



Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 270601

Vos références pour ce dossier (facultatif)

239829 D20249 OC

N° D'ENREGISTREMENT NATIONAL

0208602

TITRE DE L'INVENTION (200 caractères ou espaces maximum)

PROCÉDE DE TRANSFERT D'UNE COUCHE DE MATERIAU SEMICONDUCTEUR CONTRAINT.

LE(S) DEMANDEUR(S) :

S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES : Parc Technologique des Fontaines - Chemin des Franques, 38190 BERNIN - FRANCE

DESIGNE(NT) EN TANT QU'INVENTEUR(S) :**1** Nom

Prénoms

GHYSELEN Bruno

Adresse

Rue

58, rue Georges Maeder

Code postal et ville

38170 SEYSSINET-PARISSET, FRANCE

Société d'appartenance (facultatif)

2 Nom

Prénoms

AULNETTE Cécile

Adresse

Rue

3, Place des Tilleuls

Code postal et ville

38000 GRENOBLE, FRANCE

Société d'appartenance (facultatif)

3 Nom

Prénoms

OSTERNAUD Bénédicte

Adresse

Rue

26, rue Lieutenant Fiancé

Code postal et ville

38120 SAINT EGREVE, FRANCE

Société d'appartenance (facultatif)

S'il y a plus de trois inventeurs, utilisez plusieurs formulaires. Indiquez en haut à droite le N° de la page suivi du nombre de pages.

DATE ET SIGNATURE(S)
DU (DES) DEMANDEUR(S)
OU DU MANDATAIRE
 (Nom et qualité du signataire)

16.07.2003

GUY 13

This Page Blank (uspto)